



ORIST

# Technical Sheet

No. 15016

## 高精度フォトリソグラフィと MEMS 技術への応用

キーワード：マスクアライナ、半導体微細加工、フォトリソグラフィ、MEMS

### はじめに

MEMS (Micro Electro Mechanical Systems) 技術は、半導体微細加工技術を用いてセンサやアクチュエータ等の機能素子を基板上に集積化して作製する技術であり、現在これを用いた様々なデバイスが提案されています。今後、IoT (Internet of Things) と呼ばれる社会インフラが構築されていくなかで、例えばセンサネットワークに用いるための低コストで小型・省電力のセンシングデバイス等が非常に重要になると考えられます。MEMS 技術を用いれば、このようなデバイスを基板上に集積化して作製できるため、今後さらに技術開発や技術普及が進むと期待されます。

微細加工を行うために一般に使用するのがフォトリソグラフィと呼ばれる技術であり、数 $\mu\text{m}$ ～数 10  $\mu\text{m}$  程度のスケールで微細加工を行うことができます。ここでは、フォトリソグラフィ技術について説明するとともに、当研究所が所有する装置と試作した MEMS デバイスの例について紹介します。

### フォトリソグラフィ技術

フォトリソグラフィは、半導体微細加工において基盤となる微細加工技術であり、半導体デバイスの作製や機能性薄膜のパターニング、各種センサの試作等に広く用いられています。図1に、一般的なフォトリソグラフィの作製工程の例を示します。まず、パターニングを行いたい薄膜/基板上に感光性のフォトレジストを塗布し、作製したいパターンが形成されているフォトマスクを通して紫外光を露光します。ポジレジストの場合、光が照射された部分は現像時に除去されるため、この部分の薄膜が露出します。その後、ドライエッチングやウエットエッチングなどの除去工程で露出部分の薄膜を除去することにより、薄膜をフォトマスクと同じパターンで加工することができます。通常、デバイスの作製時には、機能性薄膜や電極膜などの複数の層(レイヤーと呼ばれる)について、パターンの位置を合わせて加工する必

#### 1. 基板準備



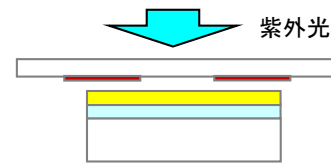
#### 2. フォトレジストの塗布



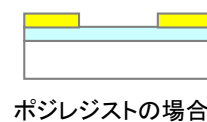
#### 3. フォトマスクとパターン合わせ



#### 4. 露光 (Exposure)



#### 5. 現像 (Development)



現像の様子



#### 6. 薄膜エッチング etc.

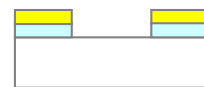


図 1. フォトリソグラフィの工程フローの例

要があるため、フォトリソグラフィ工程を複数回繰り返して行います。先に作製したパターンと位置を合わせて次のパターンを作製する場合の位置合わせのことをアライメントと呼び、このアライメント精度もフォトリソグラフィの重要な性能指標となります。また、特に MEMS デバイス等で基板の両面での位置合わせが必要になる場合には、基板の両側からアライメントができる両面マスクアライナが用いられます。

## 高精度フォトリソグラフィ装置

図2に当所にて保有するフォトリソグラフィ装置(両面マスクアライナ)を示します。装置の主な仕様は下記の通りです。

- ・メーカー、型番:SUSS 社 MA4, MA6 の 2 台
- ・光源:高圧水銀ランプ (300 W)
- ・基板:最大 100 mm φ、最小 10 mm 角
- ・フォトマスク:3 インチ～最大 5 インチ
- ・分解能:L/S (Line/Space)=約 3/3 μm
- ・位置合わせ精度:1～2 μm



図 2. フォトリソグラフィ装置  
(SUSS 社 MA-4)

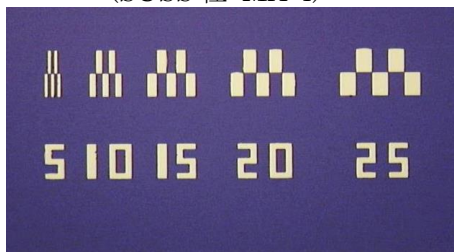


図 3. 作製したパターンの例

図3に、フォトリソグラフィ工程で作製したパターンの一例を示します。Si ウエハ上にフォトレジストを用いてパターンニングを行い、この上から Ti/Pt 薄膜を作製した後にレジストを除去するという、いわゆるリフトオフプロセスでパターンニングしています。下の数字は配線の線幅とスペース幅を示しており、Line/Space=5/5 μm でも綺麗にパターンニングできています。

フォトレジストには、ポジレジストやネガレジスト、或いは逆テーパー形状が形成可能なものやフィルム状のレジスト、g 線用、i 線用等、非常に様々な種類のものがあり、各フォトレジストに応じてスピコート条件や露光・現像条件等の作製条件出しをする必要があります。分解能は各レジストによって変わってきますので、詳細についてはご相談ください。

## MEMS デバイスへの応用例

図4に、当所で作製したデバイス例を示します。微細な金属配線パターンを作製した後に、Si の 3 次元加工技術を用いて周囲の Si を除去し、熱容量の非常に小さい構造を実現しています。非常に小さい熱の入射を検知できるため、人体感知センサ(遠赤外線センサ)や微小熱センサ、或いは低電圧の印加でも温度上昇が可能なため、マイクロヒーターとしての動作を確認しています。

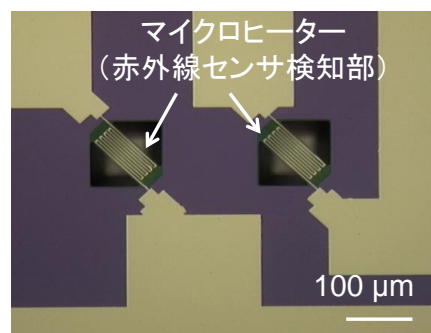


図 4 Si ウエハを用いた 3 次元加工の例

## おわりに

両面マスクアライナを用いることにより、基板の両面に微細なパターンを形成でき、種々の高機能デバイス開発に応用できます。当研究所では、フォトマスクの作製、パターン設計や機能性薄膜の成膜(スパッタリング、真空蒸着等)、各種エッチング、デバイスの評価等が可能であり、一貫して効率的な研究開発が行えます。多くのデバイス開発の経験も有していますので、高機能デバイス開発に是非ご活用下さい。

発行日 2016年3月31日 (改訂日 2018年7月1日)

作成者 電子・機械システム研究部 電子デバイス 研究室 宇野 真由美、佐藤 和郎、田中 恒久、村上 修一、中山 健吾  
Phone: 0725-51-2661 (宇野)