

ハードウェア演算による高速信号処理（２） － F P G A のセンシングシステムへの応用例－

キーワード：ハードウェア演算、FPGA、センサ、超音波、位置情報、赤外線、ロボット

はじめに

通信や画像処理、ロボットなどの様々な分野で高速・複雑な信号処理を用いた製品の必要性が高まっています。小型、低消費電力、多機能といった特徴を持ち、しかも高速・複雑なデジタル信号処理システムを応用した製品を迅速・安価に開発するには、FPGA (Field Programmable Gate Array) の利用が欠かせません。FPGA を用いる利点や FPGA の詳細については、テクニカルシート No. 09012 をご覧ください。ここでは FPGA の信号処理システムへの応用例として、超音波センサと赤外線センサを用いた人体と障害物を検知するセンシングシステムと、人体追尾ロボットへの応用の開発例を紹介します。

センシングシステムの目的と原理

高齢者や障害者の見守りや行動支援のために人体と障害物を認識するシステムが求められています。これは、物体の位置を検出するとともに、それが人体か物体（障害物）かを判定して必要な行動や警告を行うものです。光を用いると精細な画像を得ることができますが、距離情報取得には大量で複雑な信号処理が必要で、リアルタイム化と小型化が難しくなります。また、プライバシーの問題もあ

ります。そこで、超音波を用いた物体の位置検出が期待されています。超音波は暗い中でも検出が可能で、応用が広がります。また、光に比べて低速なため、システムの小型化とリアルタイム化が容易です。

検出した物体が人か否かを判定するために赤外線を利用します。超音波も赤外線も、到来する方向を検出するため、センサは5個のレイを用いています。超音波では5つのセンサに到来する時間の差から入射方向を判別します。また、赤外線はセンサアレイの前にレンズを配置して入射方向を検出しています。

試作ロボットの概要

図1にこのシステムを組み込んだ人体追尾ロボットを示します。このロボットは半径3mの中心角90度の扇型の範囲内の物体を検知し、人体と判別すれば距離30cmを保って追尾します。障害物があればそれを避けて人体を追尾することができます。

ロボットの頭部に図2に示す検出システムを設置しています。この検出システムはコネクタなどを除くとほぼカードサイズで、厚みが約30mmです。赤外線センサと超音波センサおよびそれらのアンプやADコンバータを配



図1 試作人体追尾ロボット

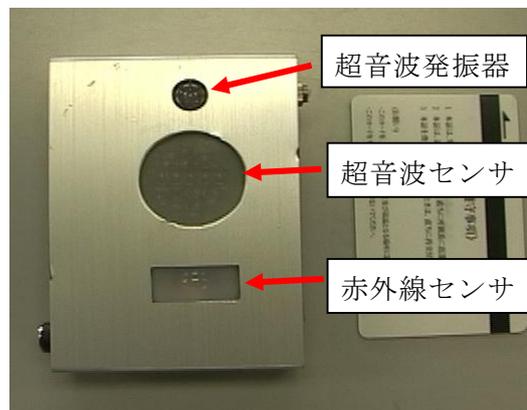


図2 試作システムの外観

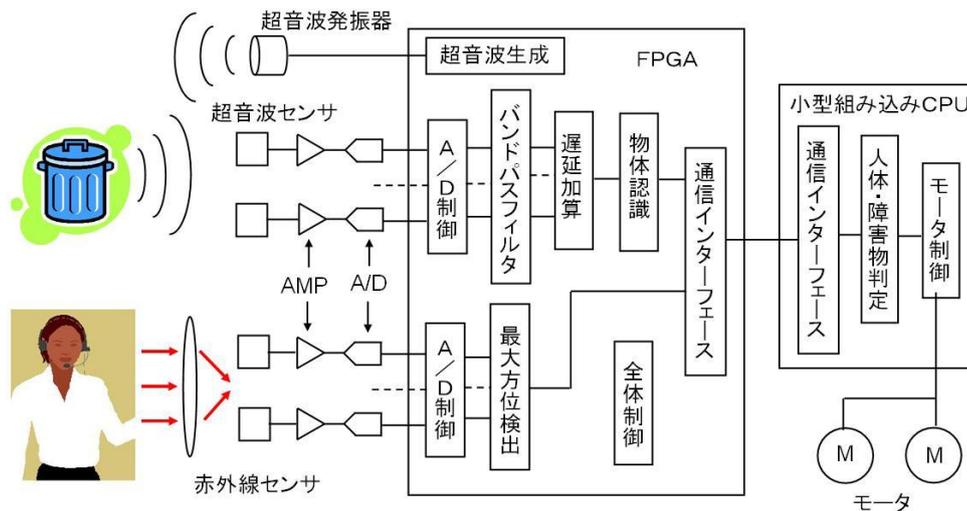


図3 試作ロボットの概要

置した基板と、FPGA を搭載した基板をコネクタで積層しています。また、ロボットの胴体に小型の組み込み CPU を備え、人体か障害物かの判定と動作制御を行っています。

図3に試作ロボットの概要図を示します。FPGA は、計 10 個のセンサ信号用の AD コンバータ制御と、物体の方向・距離検知のための信号処理、及び CPU との通信などを実行します。超音波の周波数は 40 kHz、AD コンバータのサンプリングは 1 MHz（毎秒 100 万回）を用いています。

送出された超音波が物体で反射され、センサに到達するまでの時間で距離がわかります。また、センサに到達する時間のずれ（数マイクロ秒程度）を遅延加算法という方法で検出します。これは時間軸をずらせて信号波形を足し合わせるもので、電子走査型のレーダの基本となっています。普通のレーダと異なり遅延加算法は受信部の回転の必要が無く走査の高速化が可能ですが、多量の演算が必要です。本システムではセンサ正面の±45度の範囲を5度刻みに19の方向に分けて走査するので、サンプリング毎に5個の超音波センサのデータの足し合わせを19回行います。

赤外線センサは毎秒 100 回の低速サンプリングを行い、5つのセンサの出力分布から赤外線の有無と入射方向を検出します。CPU 内で超音波から計測された物体の方向と重ね合

わせ、一致致すれば人体、一致しない場合は障害物と認識します。

FPGAによる超音波の高速信号処理

先述の遅延加算は毎秒 9 千 5 百万回の足し算を行う必要があります。実際には波形を記憶したメモリのアドレス計算や計算結果の比較、記憶なども必要ですので、演算量は毎秒 5 億回程度になります。また、129 次のデジタルバンドパスフィルタも実装しており、この演算量も毎秒数億回になります。従って、本システムの演算実行速度は毎秒およそ 10 億回に及びます。FPGA のクロックは 100 MHz（毎秒 1 億）を用いており、CPU のようにすべての処理をクロックの速度で逐次行う場合には、このような高速処理は不可能です。FPGA 内で小規模なメモリや演算部を多数持ち、並列に処理を行うことによって高速演算が可能となっており、ハードウェア演算の利点が活かされています。

おわりに

ハードウェア演算による高速信号処理の例について当研究所で開発した事例を簡単に紹介しました。当研究所ではこのような信号処理システムや電子回路基板の開発に関しても相談や受託研究などを行っています。是非ご相談ください。